

## ジャイロ駆動基板の設計と評価

小磯賢智\*

### A Design and Evaluation of Gyroscope Drive Printed Circuit Board

Kenchi KOISO

#### 1. はじめに

一般的な振動型ジャイロセンサーは回転速度を与えるとコリオリの力が加わることで振動子の振れ幅に比例した出力があり、その大きさから条件判断を行いさまざまな機器に指令を与える。その出力信号はアナログであり、それを最終値として扱うことは通常少ないため、一般的には後処理としてマイコン等で値を正規化させることが多い。センサーからの応答信号はわずか数 $\mu$ 幅で変化しており、微小で高速な信号列の動きをリアルタイムにとらえノイズと区別することで正確な運動量を知ることができる。さらに微小信号を外部処理させるためにはアナログレベルに変換することも必要である<sup>1)</sup>。

本研究で利用しているジャイロからの応答出力は従来の振動型タイプで用いられる電圧による計測法とは原理が異なっており、駆動と応答からなる位相差をデジタル的に計測する手法<sup>2,3)</sup>により比較的容易に精密な出力結果を得ることが可能である。今回は新たな専用基板の作成を行いその動作検証を行ったので報告する。

#### 2. 実験方法

##### 2.1 試作基板開発

オリジナルの基板は2層構造をしており、配線レイアウトなどに比較的余裕があったためディスクリット素子の追加や変更などは容易に行えた。しかし逆にグランド線の引回しではコモンノイズの影響を受けやすい構造だったため、全体構成と

部品配置等についてレイアウトの見直しをおこなった。そして同機能を1層構造の両面基板とすることで回路の安定化を図った。具体的には以下のa)~e)の順で開発を行った。

- PCBCAD(Printed Circuit Board Computer Aided Design)による回路パターン設計
  - 回路シミュレート(アナログおよびデジタル)
  - 回路モジュール全体の統合と検証
  - 配置配線とアートワーク
  - 部品図、外形等の指示書による基板製造
- 上記のa)~d)までの行程はPCBCADで行い、e)のプリント基板製造のみは外部で行った。

##### 2.2 CADによるパターン設計

図1は設計中のラッツネストと呼ばれるものでそれぞれ関係する素子や部品同士を縦横に結んで関連づける作業の様子である。図2はその後の配置配線された回路設計図である。電源線やグラン

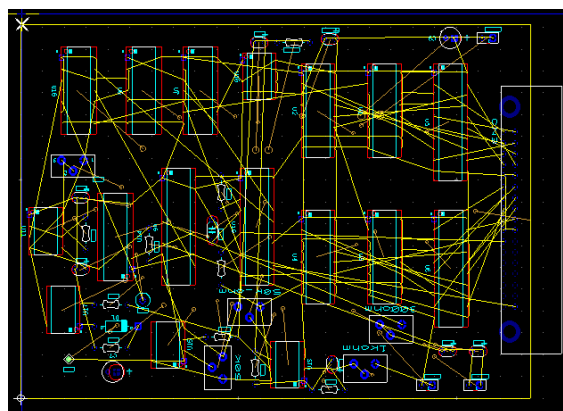


図1 PCBCADによる基板設計

\* 電子・機械研究課

ドパターン配線の引き回しは EMI 対策を考慮して他信号線よりも太く設計した。

図 3 は部品を実装した場合の仮想的な 3 次元 (3D)モデルである。完成品として仕上げる前に全体にわたり詳細なチェックが可能である。こうした機能以外にも PCBCAD では回路設計時に自動作成されるネットリストの出力により図面文字の誤記や配線接続のミスを防げる利点がある。

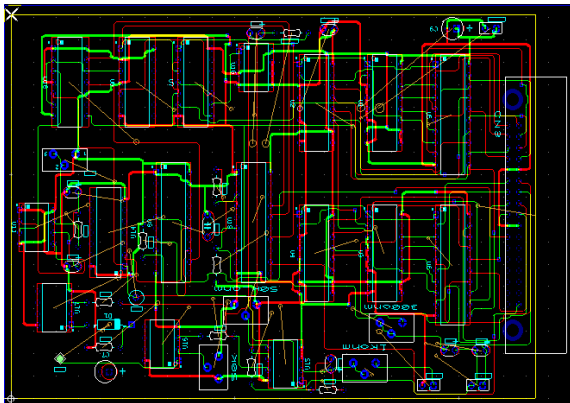


図 2 配置配線後の回路の様子

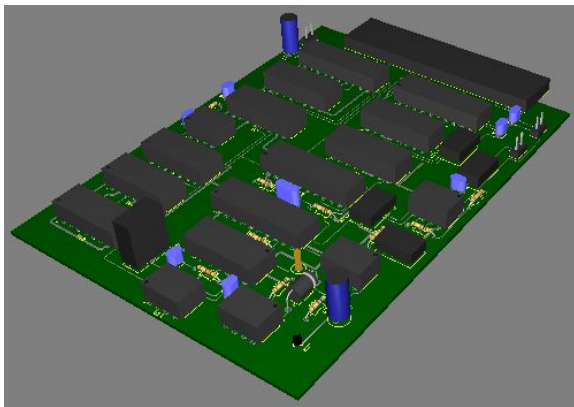


図 3 基板の 3D 実装表示

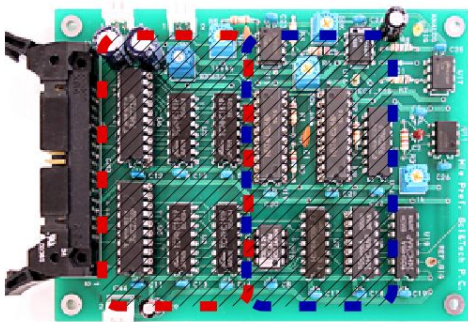


図 4 完成した評価ボード

今回設計した評価ボードを図 4 に示す。全体の寸法は 119×88(mm)で、構成は機能別に大きく 2 つのブロックに分かれる。図中の点線枠内の右側のブロックはジャイロの駆動パルスを出力する発振部分とその応答信号を微弱信号から増幅させるためのアンプとフィルタ回路で構成されたアナログ部から成る。左側のブロックはアナログの応答信号からデジタル変換された信号をリアルタイムで演算処理する。他に PC やマイコンなどで外部信号を処理させるための外部コネクタなどがある。

### 3. 結果と考察

#### 3.1 動作モデル

図 5 に動作回路のブロック図を示す。最初に発振器からデューティ比 50% の方形波パルスを、ジャイロ共振のピークがおよそ 170Hz で発振することから の経路によりチップコイルを励磁させ、[A]の本体を駆動させる。

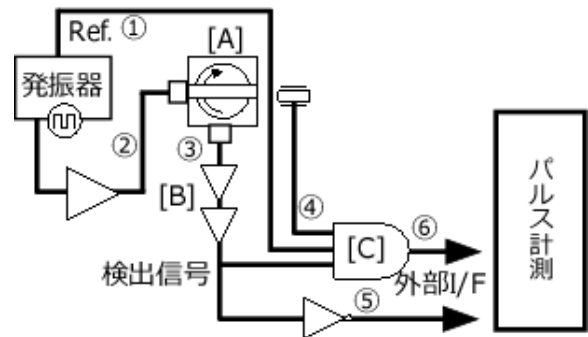


図 5 作成基板の動作ブロック図

発振器からの駆動パルスは基準信号となり の経路にて[C]の論理和につながる。一方、ジャイロからの応答信号は微弱なため[B]部分にてオペアンプにより適正なレベルになるよう 100 倍以上のゲインを得て、さらに LPF(Low Pass Filter)を通して雑音信号をカットする。また同信号は負論理の割込信号 を発生させることで計測の同期タイミングをとる。

さらに は位相変化を捕らえるため基準となるクロック信号源であり、このタイミングによって計測精度を自由に変えることができる。たとえば 170Hz の検出信号でクロック信号を 20MHz とするとおよそ 11 万分割の精度で計測が可能であり、角速度  $\omega (=2\pi f)$  を非常に高い感度で捕らえることが可能となる。

### 3.2 タイムチャート

図6はジャイロ駆動回路からの応答信号のタイムチャートである。上段はジャイロ応答から増幅された信号であり、2段目は繰返パルスの谷部分をデジタル信号に変換するための閾値である。結果として方形波信号を出力している。これが検出信号となり、後段のデジタル処理で利用される。

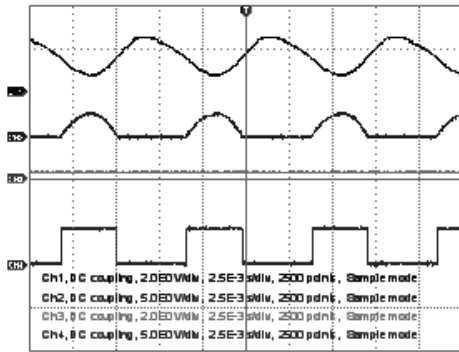


図6 応答タイムチャート

図7は応答信号を定期的に捕らえるための割込タイミングの様子を示している。図5では出力に相当し、上の2つは基準信号 および の応答信号を示しており、応答波形の立ち上がりで割込が発生するようになっている。つまりパルス計測時のスタートおよびストップの役割になる。

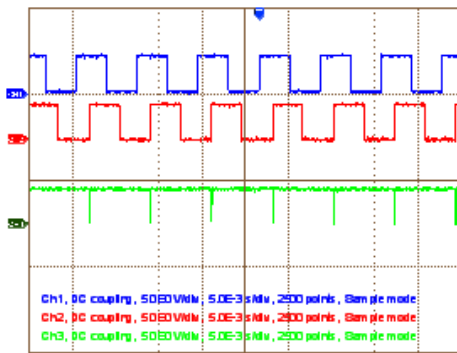


図7 割込タイムチャート

図8は検出精度を出すためのクロック源の出力タイミングを示している。最下段のバースト波形信号が相当し、基準信号の立ち上がりに対して、割込信号が発生するまで出力し続ける。この割込時間の周期によってクロックも伸縮し、計数により回転方向と角速度の大きさを知ることができる。

図9は図8に示した回路シミュレーションによる結果である。各波形は動作タイミングや実際の

回路図からモデリングを行い、一定トリガのもとでシミュレートさせた。その結果論理レベルにおいても正常な動作をしていることがわかった。

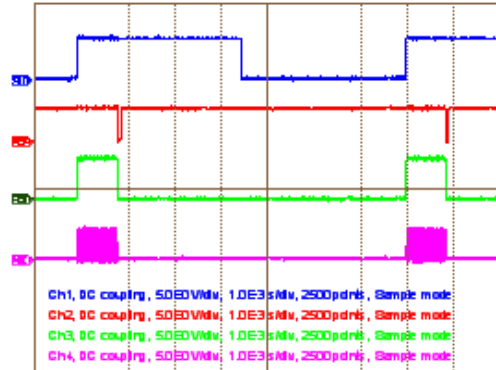


図8 パルス出力チャート

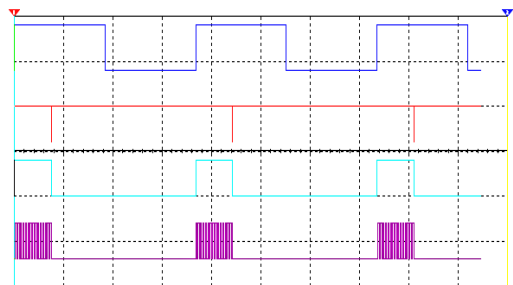


図9 シミュレーション結果

### 4. まとめ

ジャイロ駆動におけるアナログレベルおよびデジタル信号の安定化をはかるため新たにプリント基板の作成を行った。その結果、信号の詳細な動きを捕らえることが可能となり、駆動回路モデルのシミュレーション解析では試作基板の動作と同等の結果を得られ、信号応答が正常に機能していることを確認した。今後はこれらの結果をふまえてさらに周辺回路の最適化に取り組む。

### 参考文献

- 1) 尾崎弘ほか：“センサーと信号処理”. 共立出版株式会社, pp4(1989)
- 2) 小磯賢智ほか：“二次元振動型マイクロジャイロの開発”. 三重県科学技術振興センター工業研究部研究報告, 28, p68(2004)
- 3) 三重県ほか：“ジャイロ装置”. 特開 2005-147978

(本研究は法人県民税の超過課税を財源としています)